

特許協力条約

発信人 日本国特許庁（国際調査機関）



出願人代理人  前田 弘  あて名  〒 541-0053  大阪府大阪市中央区本町2丁目5番7号 大阪丸紅ビル	様
---	---

PCT  
国際調査機関の見解書  
(法施行規則第40条の2)  
[PCT規則43の2.1]

発送日  
(日.月.年)

08.3.2005

出願人又は代理人  
の書類記号 M04-MT357CT1

今後の手続きについては、下記2を参照すること。

国際出願番号  
PCT/J P 2004/017064

国際出願日  
(日.月.年) 17.11.2004

優先日  
(日.月.年) 26.03.2004

国際特許分類 (IPC)

Int. Cl.<sup>7</sup> H03H19/00, H03L7/093

出願人 (氏名又は名称)

松下電器産業株式会社

1. この見解書は次の内容を含む。

- ☒ 第I欄 見解の基礎
- ☐ 第II欄 優先権
- ☐ 第III欄 新規性、進歩性又は産業上の利用可能性についての見解の不作成
- ☐ 第IV欄 発明の単一性の欠如
- ☒ 第V欄 PCT規則43の2.1(a)(i)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明
- ☐ 第VI欄 ある種の引用文献
- ☐ 第VII欄 国際出願の不備
- ☐ 第VIII欄 国際出願に対する意見

2. 今後の手続き

国際予備審査の請求がされた場合は、出願人がこの国際調査機関とは異なる国際予備審査機関を選択し、かつ、その国際予備審査機関がPCT規則66.1の2(b)の規定に基づいて国際調査機関の見解書を国際予備審査機関の見解書とみなさない旨を国際事務局に通知していた場合を除いて、この見解書は国際予備審査機関の最初の見解書とみなされる。

この見解書が上記のように国際予備審査機関の見解書とみなされる場合、様式PCT/ISA/220を送付した日から3月又は優先日から22月のうちいずれか遅く満了する期限が経過するまでに、出願人は国際予備審査機関に、適当な場合は補正書とともに、答弁書を提出することができる。

さらなる選択肢は、様式PCT/ISA/220を参照すること。

3. さらなる詳細は、様式PCT/ISA/220の備考を参照すること。

見解書を作成した日

21.02.2005

名称及びあて先

日本国特許庁 (ISA/J P)  
郵便番号100-8915  
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)  
高木 進

5W 3139

電話番号 03-3581-1101 内線 3575

様式PCT/ISA/237 (表紙) (2004年1月)

## 第I欄 見解の基礎

1. この見解書は、下記に示す場合を除くほか、国際出願の言語を基礎として作成された。

- ☐ この見解書は、\_\_\_\_\_語による翻訳文を基礎として作成した。  
それは国際調査のために提出されたPCT規則12.3及び23.1(b)にいう翻訳文の言語である。

2. この国際出願で開示されかつ請求の範囲に係る発明に不可欠なヌクレオチド又はアミノ酸配列に関して、以下に基づき見解書を作成した。

- a. タイプ ☐ 配列表  
☐ 配列表に関連するテーブル

- b. フォーマット ☐ 書面  
☐ コンピュータ読み取り可能な形式

- c. 提出時期 ☐ 出願時の国際出願に含まれる  
☐ この国際出願と共にコンピュータ読み取り可能な形式により提出された  
☐ 出願後に、調査のために、この国際調査機関に提出された

3. ☐ さらに、配列表又は配列表に関連するテーブルを提出した場合に、出願後に提出した配列若しくは追加して提出した配列が出願時に提出した配列と同一である旨、又は、出願時の開示を超える事項を含まない旨の陳述書の提出があった。

4. 補足意見：

## 第V欄 新規性、進歩性又は産業上の利用可能性についてのPCT規則43の2.1(a)(i)に定める見解、それを裏付ける文献及び説明

## 1. 見解

新規性 (N)	請求の範囲	1-12	有 無
	請求の範囲		
進歩性 (IS)	請求の範囲	4, 5, 8, 10-12	有 無
	請求の範囲	1-3, 6, 7, 9	
産業上の利用可能性 (IA)	請求の範囲	1-12	有 無
	請求の範囲		

## 2. 文献及び説明

文献1: JP 5-505085 A (モトローラ・インコーポレーテッド)  
1993. 07. 29,

第2頁右下欄第15行~第3頁右上欄第12行, 第1図

& US 5055803 A & GB 2256984 A

& WO 1992/010879 A1

文献2: JP 2003-517755 A

(エリクソン インコーポレイテッド) 2003. 05. 27,

段落【0023】~【0026】, 【図4】

& US 6259289 B1 & US 6420917 B1

& WO2001/026230 A1

文献3: JP 57-84614 A

(アメリカン・マイクロシステムズ・インコーポレイテッド)

1982. 05. 27,

第4頁左上欄第9行~第5頁左下欄第7行, 第5図

& US 4344050 A

文献4: JP 10-108299 A (ヤマハ株式会社)

1998. 04. 24, 段落【0017】

& US 6130948 A

文献5: 日本国実用新案登録出願55-119400号 (日本国実用新案登録出願公開57-43640号) の願書に添付した明細書及び図面の内容を記録したマイクロフィルム (株式会社日立製作所)

1982. 03. 10, 第6頁第19行~第7頁第6行, 第6図

文献6: JP 3-163912 A (三菱電機株式会社)

1991. 07. 15,

第2頁左下欄第14行~第3頁左上欄第8行, 第1図

## 補充欄

いずれかの欄の大きさが足りない場合

## 第 V.2 欄の続き

## 請求の範囲 1, 6 について

国際調査報告で引用された文献 1 には、クロックと帰還された出力クロックとの位相差に基づいて、チャージ電流を生成するチャージポンプ回路と、前記チャージ電流を入力とするループフィルタと、前記ループフィルタからの出力信号に基づいて、前記出力クロックを生成する出力クロック生成回路とを備えるフィードバックシステムにおいて、前記ループフィルタを、前記チャージ電流の入力端と基準電圧との間に設けられた第 1 の容量素子と、前記入力端と前記第 1 の容量素子との間に設けられた抵抗素子と、前記第 1 の容量素子および前記抵抗に並列に設けられた第 2 の容量素子とにより構成することが示されている。

また、国際調査報告で引用された文献 2 には、フィードバックシステムにおいて、抵抗素子に起因するノイズを低減するために、ループフィルタに用いられる抵抗素子に代えてスイッチトキャパシタ回路を用いることが示されている。

したがって、文献 1 に示されるフィードバックシステムにおいて、抵抗素子に起因するノイズを低減するために、ループフィルタに用いられる抵抗素子をスイッチトキャパシタ回路に変えることは、当業者が容易に想到し得たことである。

## 請求の範囲 2, 7 について

国際調査報告で引用された文献 3 に示されるように、スイッチトキャパシタ回路を用いて抵抗素子を構成する際に、該スイッチトキャパシタ回路を、第 1 および第 2 の端子と、一端に基準電圧が与えられ、互いに実質的に同じ大きさの静電容量を有する 2 つの容量素子と、該 2 つの容量素子のそれぞれの他端と前記第 1 および第 2 の端子のそれぞれの接続形態を切り替えるスイッチ部とを用いて構成することは、当該技術分野における慣用技術である。

そして、文献 1 に示されるフィードバックシステムのループフィルタに用いられる抵抗素子を、2 つの容量素子とスイッチ部とを用いたスイッチトキャパシタ回路に置き換える際に、該 2 つの容量素子と第 2 の容量素子との容量値の関係をどのような値とするかは、ループフィルタの遮断周波数等を考慮して、当業者が適宜選択し得た設計事項に過ぎない。

## 請求の範囲 3, 9 について

一般に容量素子を MOS 容量で構成することは慣用技術であり、国際調査報告で引用された文献 4 に示されるように、スイッチトキャパシタ回路の容量素子を MOS 容量により構成することは、当該技術分野における周知技術である。

## 補充欄

いずれかの欄の大きさが足りない場合

## 第 V.2 欄の続き

請求の範囲 4, 5, 10～12 について

国際調査報告で引用されたいずれの文献にも、抵抗素子を、互いに実質的に同じ大きさの静電容量を有する少なくとも 3 つの容量素子とスイッチ部とを用いたスイッチトキャパシタ回路で構成する際に、複数の容量素子のいずれか一つ他端とスイッチトキャパシタ回路の一方の端子との接続を維持しながら、複数の容量素子の他の二つについて、いずれか一方他端をスイッチトキャパシタ回路の他方の端子に接続するとき、他方の他端をスイッチトキャパシタ回路の一方の端子に接続することが、記載も示唆もされていない。

請求の範囲 8 について

国際調査報告で引用されたいずれの文献にも、スイッチトキャパシタ回路を用いてループフィルタを構成するフィードバックシステムにおいて、入力クロックの立ち下がり変化に基づいて、スイッチトキャパシタ回路の制御クロックを生成することが、記載も示唆もされていない。